

ANALISIS RANGKAIAN LOGIK INTERLOCK KENDALI DAYA MANUAL REAKTOR KARTINI

ACHMAD SUNTORO

Pusat Rekayasa Perangkat Nuklir – BATAN
Kawasan Puspitek Serpong, Tangerang 15310,
Banten Telp.(021) 7560896
E-mail : suntoro@batan.go.id

Abstrak

ANALISIS RANGKAIAN LOGIK INTERLOCK KENDALI DAYA MANUAL REAKTOR KARTINI. Makalah ini berisi analisis rangkaian elektronik interlock kendali daya manual reaktor kartini. Analisis dilakukan untuk melihat unjuk kerja rangkaian interlock tersebut ketika beroperasi. Hasil analisis secara teoritis dan percobaan menggunakan rangkaian model menunjukkan bahwa daerah kerja rangkaian terletak pada daerah kritis. Selain itu, rangkaian pencegah bouncing pada rangkaian input interlock, dari hasil analisis menunjukkan tidak bekerja. Namun demikian sesungguhnya rangkaian pencegah bouncing tersebut sebenarnya tidak diperlukan, sehingga menggunakan rangkaian low-pass filter sederhana sudah dapat mengatasi masalah bouncing yang mungkin terjadi. Dari hasil analisis ini disarankan bahwa rangkaian interlock tersebut harus direvisi.

Kata kunci: analisis rangkaian, daerah kerja rangkaian, pencegah bouncing

Abstract

This paper describes an analysis of the electronic circuit of the interlock manual control rod in Kartini Reactor. The analysis has been conducted to review the electronic circuit performance in use. The results of the analysis, from both theoretical point of view and experiment using circuit model, show that the interlock circuit works in a critical working area. Besides, the eliminating contact bounce of the input interlock circuit does not work at all, however the eliminating contact bounce circuit is not required actually, as simple low-pass filter circuit can solve any possible bouncing problem for such a circuit. By this analysis, it is suggested that the interlock circuit must be revised.

Keywords: circuit analysis, working area of a circuit, eliminating bounce.

PENDAHULUAN

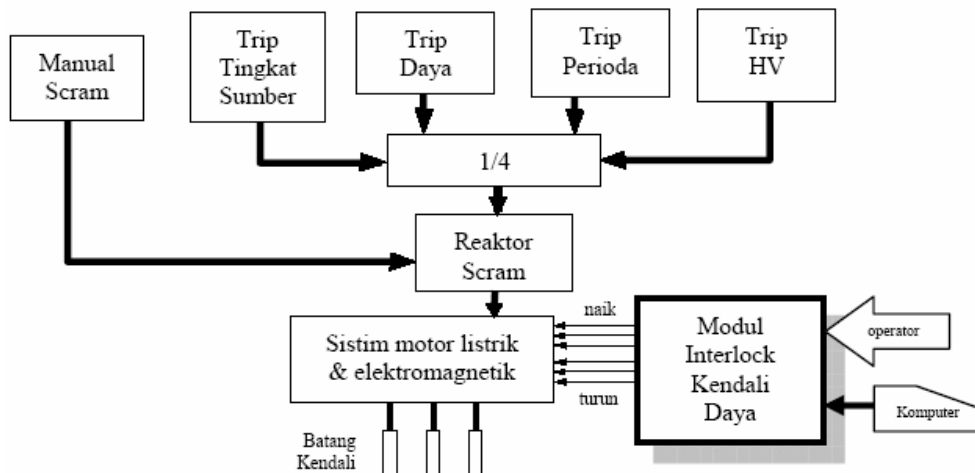
Reaktor nuklir Kartini yang berlokasi di Yogyakarta adalah reaktor nuklir jenis TRIGA (*Training, Research, Isotopes, General Atomics*) yang memiliki koefisien reaktivitas suhu negatif sehingga dikategorikan sebagai *inherent safety reactor*, yaitu reaktor yang sangat aman^[1]. Daya reaktor dikendalikan melalui tiga batang kendali, dimana batang kendali harus dinaikkan satu persatu jika daya reaktor ingin dinaikkan untuk menjaga halusna kenaikan daya reaktor tersebut. Kenaikan yang

tidak halus berpotensi untuk reaktor *trip* (gagal dinaikkan dayanya dan reaktor *shut-down*). Sistem *interlock* untuk ketiga batang kendali diterapkan dimana hanya satu batang kendali yang diperbolehkan aktif naik. Batang kendali akan turun bersama-sama (ketiga-tiganya) dalam menerima response sinyal *trip* (reaktor *shut-down*).

Posisi batang kendali di reaktor nuklir memegang peran yang sangat penting. Turun dan naiknya batang kendali tersebut digunakan untuk mengendalikan reaksi nuklir dalam reaktor yang akan menentukan daya hasil

reaksi. Rangkaian elektronik yang langsung berhubungan dengan batang kendali tersebut (melalui motor penggerak) harus bertindak mengikuti suatu prosedur skwensial atau *interlock*. Jika prosedur atau status yang ditetapkan tidak dipenuhi, maka rangkaian

elektronik penggerak batang kendali tersebut tidak boleh mengaktifkan batang kendali. Bagan pengendalian, dalam bentuk sederhana, dari reaktor Kartini ditunjukkan pada Gambar 1.



Gambar 1. Simplifikasi Sistim Kendali Daya Reaktor Kartini

Rangkaian elektronik pengendalian batang kendali yang saat ini digunakan adalah produk hasil tim *upgrading* Reaktor Kartini yang diselesaikan tahun 1993^[2]. Modul ini merupakan bagian dari sistem kendali dan bukan bagian dari sistem *safety*. Dalam perjalanan operasi reaktor tersebut, secara random pernah terjadi bahwa batang kendali tidak mengikuti perintah operator meskipun perintah untuk naik batang kendali telah diberikan, padahal semua urutan prosedur dan status telah benar dan dipenuhi. Hasil pelacakan awal mengarahkan bahwa modul *interlock* kendali daya manual menjadi penyebab kegagalan tersebut. Anggapan awal yang berkembang atas kejadian tersebut adalah bahwa nilai H_{FE} (gain DC) dari transistor yang bertanggung jawab langsung ke operasi motor nilainya turun selama operasi, sehingga arus yang mengalir pada transistor tersebut (arus kolektor) tidak mampu menggerakkan *relay* penggerak motor dan berakibat motor tidak memberi respon.

Makalah ini berisi hasil analisis atas atas rangkaian elektronik tersebut. Analisis dilakukan secara teoritis berdasarkan disain rangkaian elektronik yang terpasang, dan pembuktian secara praktis (percobaan) menggunakan simulasi dengan membuat model tiruan dari rangkaian elektronik tersebut yang

kemudian dilakukan pengukuran-pengukuran terhadap parameter kerjanya dengan mengubah-ubah variabel yang mungkin berpengaruh terhadap rangkaian. Hasil percobaan dan analisis secara teori memberikan kesimpulan yang sama.

METODOLOGI

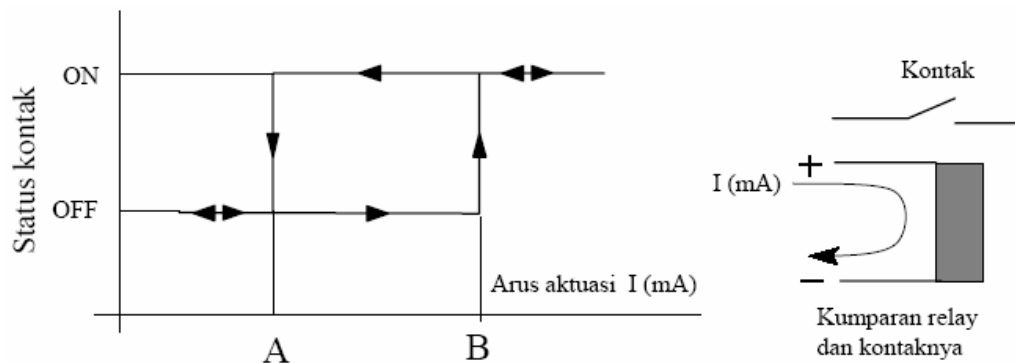
Sebuah modul elektronik akan terdiri dari komponen-komponen elektronik yang terangkai menjadi satu sehingga dapat bekerja untuk suatu tujuan sesuai dengan disain dari rangkaian elektronik tersebut. Jika terjadi kasus bahwa sebuah modul tidak bekerja normal sesuai dengan disain dari modul tersebut, maka pelacakan harus dilakukan dengan sasaran menemukan SRRU (*Smallest Repair Replacable Unit*) atau bagian terkecil yang harus diperbaiki atau diganti. Karena SRRU itulah penyebab modul tidak dapat bekerja normal.

Langkah pencarian SRRU tersebut harus diawali dengan pemahaman karakteristik setiap komponen yang terdapat dalam modul untuk dilanjutkan ke pemahaman cara kerja secara menyeluruh modul tersebut. Berikut ini adalah komponen elektronik yang terpasang dalam modul sehingga perlu diketahui untuk proses analisis dalam menemukan SRRU tersebut.

Solenoid Relay

Solenoid relay adalah komponen elektronik yang berfungsi sebagai *interface* antara sinyal lemah dengan komponen yang akan dikendalikan yang umumnya berdaya lebih besar. Karakteristik solenoid *relay* dapat dijelaskan seperti pada Gambar 2. Arus yang diperlukan untuk kontak menjadi ON dari posisi semula OFF berbeda dengan arus untuk

mempertahankan posisi ON tersebut. Titik B adalah batas arus yang diperlukan agar kontak menjadi ON, namun setelah kontak pada posisi ON maka arus aktuasi di bawah B masih mampu menahan kontak pada posisi ON. Kontak akan membuka (OFF) bila arus aktuasi di bawah titik A. Karakteristik yang demikian ini disebut dengan jerat *hysteresis*.



Gambar 2. Jerat Histerisis Solenoid Relay

Setiap *relay* akan memiliki nilai A dan B yang berbeda tergantung dari jenis (*type*) yang dikeluarkan oleh pabrik pembuat *relay* tersebut. Jerat *hysteresis* ini sering dimanfaatkan dalam aplikasi *relay* untuk kondisi batas. Jika tidak ada *hysteresis* maka sangat mungkin kontak *relay* berosilasi karena arus aktuasinya memungkinkan untuk posisi ON dan OFF dalam waktu yang relatif singkat. Kurva *hysteresis* umumnya diperlukan untuk mencegah terjadinya osilasi tersebut, bahkan dilakukan dengan memperlebar jarak A dan B dengan memasang dioda paralel dengan kumparan dengan posisi katoda dioda pada kutub positif. Pemasangan dioda ini akan menggeser titik A ke kiri pada Gambar 2.

Transistor

Bipolar Junction Transistor (BJT) yang biasa disebut secara singkat dengan transistor dalam instrumentasi pada umumnya berfungsi sebagai penguat dan atau *switching*. Penguatan yang terjadi pada transistor berupa penguatan arus, yaitu arus base I_B diperkuat menjadi arus kolektor dengan hubungan^[3]:

$$I_C \equiv H_{FE} I_B \quad (1)$$

Penguatan arus H_{FE} disini adalah penguatan arus DC, nilainya telah ditentukan

oleh pabrik pembuat transistor disesuaikan dengan *type* dari transistor tersebut.

Dalam kenyataannya nilai H_{FE} bisa berubah terhadap temperatur, nilainya akan naik jika temperatur naik dan menurun jika temperatur turun. Pabrik pembuat transistor memberi spesifikasi batasan atas produk transistor yang diproduksinya dengan daerah kerja nilai *typical* dan nilai minimum untuk mengantisipasi perubahan temperatur tersebut. Arus kolektor yang merupakan fungsi dari arus base, sehingga arus kolektor tersebut dapat dikendalikan besarnya sesuai dengan Pers. (1), namun arus kolektor mempunyai nilai maksimum. Artinya jika nilai maksimum tersebut sudah tercapai, maka arus base tidak lagi bisa mengendalikannya atau Pers. (1) tidak berlaku. Arus maksimum bisa tercapai karena penguatan arus base, atau karena batasan tegangan catu-daya dan resistansi yang ada di kolektor.

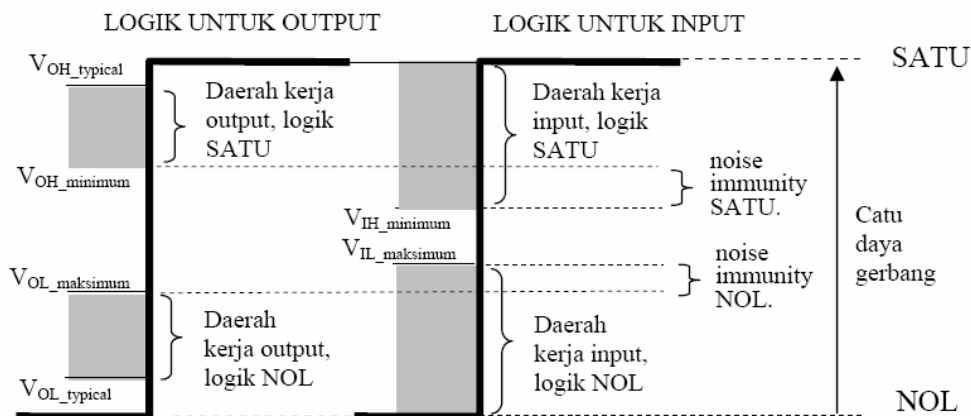
Gerbang Logik TTL

Pada dasarnya gerbang logik TTL adalah rangkaian transistor yang digunakan untuk operasi dengan sistim digital. Daerah kerja transistor *cut-off* dan jenuh dimanfaatkan oleh sistim digital. Dua kondisi tersebut digunakan

untuk dua variabel dalam bilangan biner: SATU dan NOL.

Pabrik pembuat gerbang logik TTL telah membuat spesifikasi atas tegangan yang dikeluarkan komponen gerbang dalam mewakili variabel logik digital dengan nilai

typical dan nilai minimum atau maksimum. Angka spesifikasi tersebut dapat digunakan oleh disainer instrumentasi dalam membuat disain. Gambar 3 adalah bentuk diagram batasan variabel logik yang biasa ditetapkan oleh pabrik pembuat komponen gerbang.



Gambar 3. Bagan Batasan Variabel Logik Gerbang Digital

Batasan gerbang logik berkenaan dengan noise yang datang dari luar diberikan dengan angka *noise immunity*. Yaitu suatu angka yang menunjukkan maksimum amplituda noise yang diperbolehkan masuk tanpa mengganggu logik dari gerbang. Titik kesetimbangan noise adalah titik kesetimbangan dari sinyal. Dari Gambar 3 terlihat bahwa *noise immunity* ditentukan oleh variabel yang ditentukan oleh pabrik pembuat gerbang, dan dapat dihitung menggunakan persamaan berikut^[4]:

$$NL = V_{IL_mak} - V_{OL_mak} \quad (2)$$

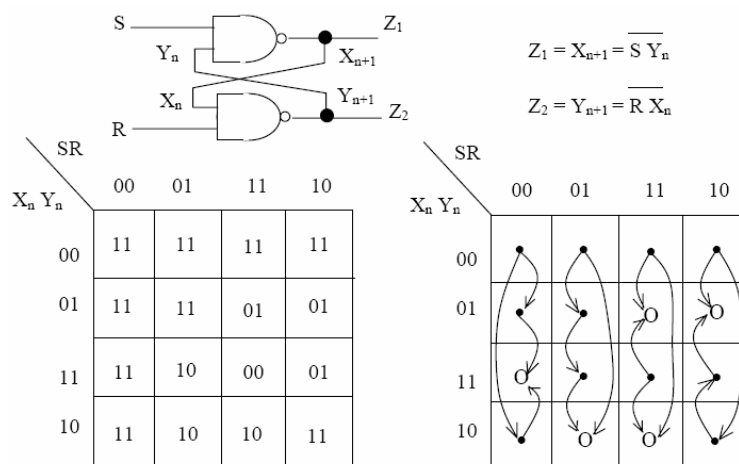
untuk *noise immunity* logik NOL

$$NH = V_{OH_min} - V_{IH_min} \quad (3)$$

untuk *noise immunity* logik SATU

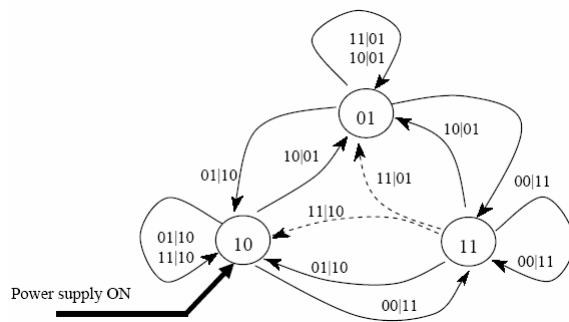
Rangkaian Penghilang Bouncing

Bouncing pada kontak listrik adalah istilah teknis untuk menyatakan munculnya deretan pulsa-pulsa tajam sebagai akibat kontak yang belum sempurna tersambung atau terputus. Pulsa-pulsa ini pada rangkaian tertentu bisa mengganggu, oleh karena itu harus dihilangkan, dan pada rangkaian yang lain bisa diabaikan (tidak mengganggu).



Gambar 4. RS Flip-Flop dari Gerbang NAND

Dasar rangkaian penghilang *bouncing* adalah pemanfaatan sifat skwensial dari rangkaian. Dua buah NAND *gate* yang membentuk RS-Flip-Flop dapat digunakan untuk tujuan tersebut. Karakteristik dua NAND *gate* tersebut dapat dilihat dari cara kerjanya pada Gambar 4. Matrik eksitasi dan peralihan diturunkan dari rangkaian tersebut. Matrik peralihan menunjukkan dinamika pergeseran logik, dengan tanda lingkaran berarti posisi stabil dan tanda titik posisi transisi. Dari dua matrik pada Gambar 4 tersebut dapat dibuatkan diagram *finite state machine* sebagai karakteristik logik dari rangkaian dua NAND *gate* tersebut, ditunjukkan pada Gambar 5. Terlihat dari matrik peralihan maupun *state-machine* yang terjadi bahwa rangkaian dua gerbang NAND tersebut mempunyai dua buah *state* stabil, yaitu *state* 10 dan 01.

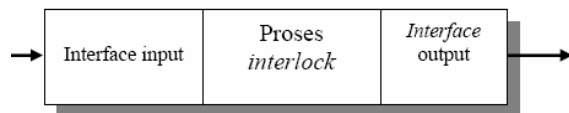


Gambar 5. Finite State-Machine Rangkaian Gambar 4

ANALISIS

Secara umum sistim rangkaian logik *intelock* Reaktor Kartini tersebut dapat digambarkan seperti pada Gambar 6. Bagian *interface input* berhubungan dengan sinyal perintah dari operator atau komputer dan bagian *interface output* berhubungan dengan pengendalian motor pengendali batang kendali. Bagian proses merupakan komponen yang berkaitan dengan sistim *interlock* itu sendiri.

Analisis dilakukan untuk *interface-output* dan *interface-input* dari sistim pada Gambar 6 untuk melihat optimasi kerja dari sistim rangkaian tersebut. Tidak dilakukan analisis pada bagian proses *interlock* karena bagian ini telah bekerja dengan baik sesuai dengan batasan yang direncanakan.



Gambar 6. Bagian-Bagian Sistim Logik Interlock

Interface Output

Analisis Rangkaian

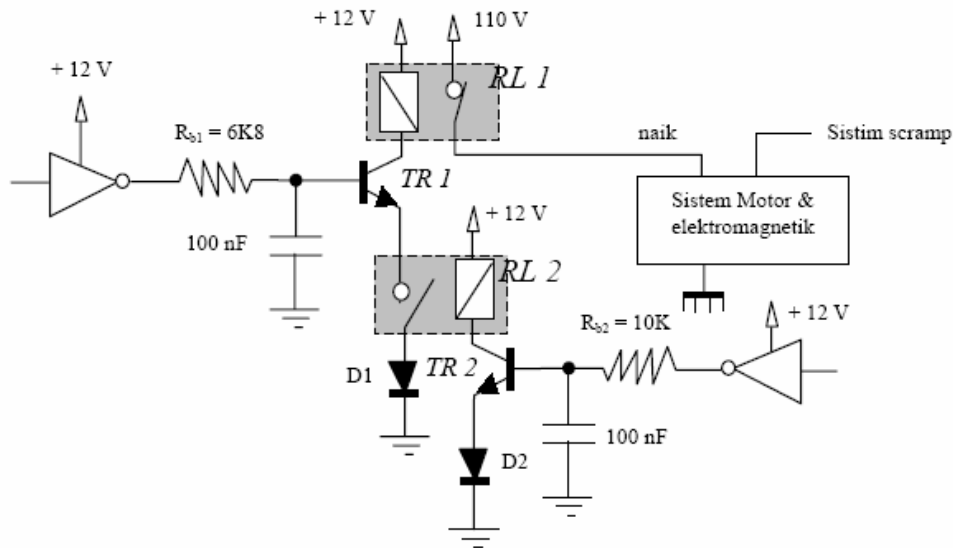
Tahap awal analisis adalah memeriksa rangkaian penggerak motor tersebut secara teoritis (dari rangkaian). Gambar 5 adalah rangkaian penggerak motor yang digambarkan sebagian untuk memudahkan analisis karena bagian lainnya sama, tetapi berlawanan arah dalam hal arah gerakan motor. Hasil analisis dari sebagian rangkaian tersebut akan berlaku juga untuk rangkaian yang sama walaupun arah gerakan untuk motornya berbeda. Type transistor yang digunakan adalah 2N3053, gerbang AND dari TTL 7408, dan *relay* yang terpasang adalah OMRON-RS 12 Volt.

Tabel 1. Data Komponen Terkait.

2N3053 ^[5]	7408 ^[6]
NPN, silicon	$V_{OL_typ} = 0.2 V$
$V_{CB_max} = 60 V$	$V_{OL_max} = 0.4 V$
$V_{CE_max} = 40 V$	$V_{OH_typ} = 3.4 V$
$V_{EB_max} = 5 V$	$V_{OH_min} = 2.4 V$
$I_{C_max} = 700 mA$	$V_{IL_max} = 0.8 V$
$T_{j_max} = 200^{\circ} C$	$V_{IH_min} = 2.0 V$
$H_{FE_min} = 50$	$I_{OH_max} = 800 \mu A$
$H_{FE_typ} = 100$	

Tabel 2. Kemungkinan Arus *base* 2N3053

Asumsi 7408 pada posisi $V_{OH_typ} = 3.4 V$ Harapan I_b yang mengalir adalah:	Asumsi 7408 pada posisi $V_{OH_min} = 2.4 V$ Harapan I_b yang mengalir adalah:
$I_{b_typ} = \frac{3.4 - (2 \times 0.7)}{3K9} = 0.513mA$	$I_{b_typ} = \frac{2.4 - (2 \times 0.7)}{3K9} = 0.256mA$
Harapan arus <i>base</i> tersebut dapat dipenuhi karena arus tersebut diperoleh dari I_{OH} yang mempunyai nilai kemampuan maximum 0.8 mA.	



Gambar 7. Sebagian Logik Penggerak Motor M

Tabel 3. Kemungkinan Arus Kolektor 2N3053

HFE 2N3053	Arus Kolektor IC.	
	7408:VOH _{typical}	7408:VOH _{minimum}
HFEmin = 50	IC = 50x0.513 = 25.65 mA	IC = 50x0.256 = 12.8 mA
HFETyp = 100	IC = 100x0.513 = 51.3 mA	IC = 100x0.256 = 25.6 mA

Dari data *book* komponen gerbang AND 7408, transistor 2N3053 diperoleh data sebagai berikut pada Tabel 1. Dari Tabel 1 dan rangkaian pada Gambar 7 diperoleh kemungkinan nilai arus base dari transistor pengendali *relay* seperti pada Tabel 2, dan dari Tabel 1 dan 2 diperoleh kemungkinan nilai arus kolektor transistor pengendali *relay* seperti pada Tabel 3. Menggunakan Tabel 1, *noise immunity* dari rangkaian dapat ditentukan:

$$NL = V_{IL_mak} - V_{OL_mak} = 0.8 - 0.4 = 0.4 \text{ Volt}$$

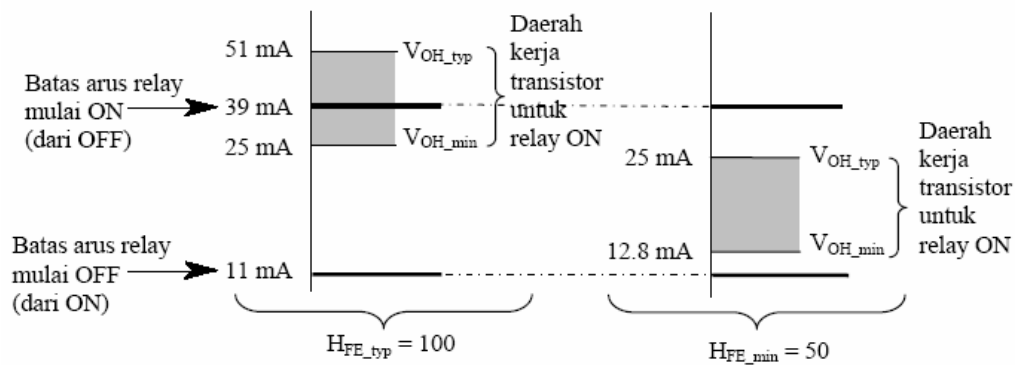
$$NH = V_{OH_min} - V_{IH_min} = 2.4 - 2.0 = 0.4 \text{ Volt}$$

Dari angka kekebalan noise (*noise immunity*) tersebut, dapat diketahui bahwa jika ada noise dengan tinggi lebih besar dari 0.4 Volt, maka noise tersebut akan berpotensi mengganggu sistim kerja rangkaian.

Tabel 4. Karakteristik Relay RL1 dan RL2

A	B	Kumparan
V _A = 1.8 V	V _B = 6.2 V	R = 156 Ω
I _A = 11 mA	I _B = 39 mA	L = 382 H

Tabel 4 adalah karakteristik *relay* RL1 dan RL2 yang diperoleh dari pengukuran langsung atas jerat histerisisnya. Label A dan B mengacu pada Gambar 1. *Relay* sebagai pengendali motor mendapat sinyal dari rangkaian kendalinya seperti pada Gambar 6. Karakteristik kerja *relay* berkaitan dengan karakteristik komponen pengendalinya dapat digambarkan seperti pada Gambar 7, dan dari gambar tersebut dapat dilihat fenomena seperti pada Gambar 8.

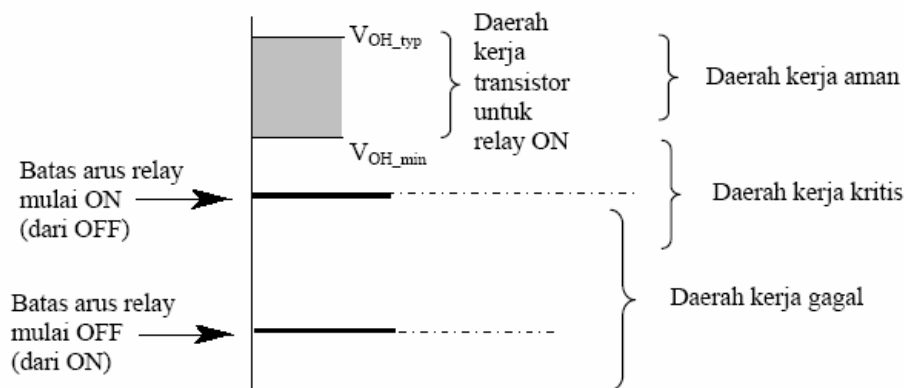


Gambar 8. Daerah kerja relay RL1 dan RL2 dari OFF ke ON.

Asumsi tegangan V_{OH} gerbang AND 7408 pada posisi typical (wajar). Relay dapat bekerja jika H_{FE} transistor tidak turun ke nilai minimumnya. Jika H_{FE} nya turun ke nilai minimumnya, maka relay akan menjadi OFF dan tidak bisa dibuat ON.

Asumsi tegangan V_{OH} gerbang AND 7408 pada posisi minimum. Relay tidak bisa bekerja meskipun H_{FE} transistor tidak turun ke nilai minimumnya.

Dari fenomena Gambar 8 dapat disimpulkan bahwa rangkaian logik *interlock* bagian *interface outputnya* bersifat sangat kritis, yaitu mempunyai daerah kerja tidak berada didaerah aman bekerja. Posisi daerah aman kerja adalah jika daerah kerja transistor terletak di atas batas kerja mulai ON dari relay seperti yang ditunjukkan pada Gambar 9.



Gambar 9. Daerah Kerja Sistem Kendali Seharusnya

Rangkaian logik kendali tersebut bisa tidak bekerja, jika nilai H_{FE} transistor dan atau V_{OH} dari gerbang 7408 turun ke nilai minimumnya. Hal ini bisa terjadi karena daerah kerja rangkaian terletak didaerah kritis. Daerah kritis dari rangkaian tersebut sebenarnya masih bisa digeser ke daerah kerja aman dilihat dari nilai resistansi relay yang digunakan. Seharusnya disain rangkaian tersebut dibuat agar arus kolektor dibuat lebih tinggi yaitu sebesar V_{cc}/R_{relay} , misalnya 76 mA. Pada kondisi arus kolektor tersebut berlaku baik untuk H_{FE} transistor atau V_{OH} gerbang digital

pada kondisi minimum atau typical. Ketika H_{FE} transistor atau V_{OH} gerbang menjadi typical atau maksimum, maka arus 76 mA tersebut tidak mungkin akan dilewati karena arus tersebut merupakan arus kolektor pada kondisi jenuh disebabkan oleh batasan catu daya dan resistansi beban kolektor, meskipun perkalian arus base dan H_{FE} seharusnya melewati 76 mA.

Percobaan dan Pengukuran

Rangkaian Gambar 7 diimplementasikan pada papan percobaan dan dilakukan pengukuran-pengukuran dengan beberapa variabel yang mempengaruhi rangkaian diubah-ubah. Tujuan perubahan variabel dan pengukuran ini untuk membuktikan secara eksperimen apa yang diperoleh dari hasil analisis secara teoritis di atas.

Tegangan V_{OH} Gerbang

V_{cc} gerbang TTL = 5 Volt. Untuk membuat tegangan V_{OH} bervariasi, dilakukan dengan merubah (menurunkan) tegangan V_{cc} dari gerbang TTL tersebut. Penurunan tegangan V_{cc} gerbang akan diikuti dengan turunnya tegangan V_{OH} . Jika tegangan V_{cc} diturunkan hingga V_{OH} mencapai 2.4 Volt, yaitu V_{OH} minimum dari gerbang TTL yang digunakan, maka transistor TR1 dan TR2 pada Gambar 7 tidak mampu lagi membuat *relay* RL1 dan RL2 aktif. Kondisi ini sesuai dengan hasil analisis rangkaian jika V_{OH} bekerja pada tegangan minimumnya, yaitu rangkaian *interlock* tidak mampu menaikkan batang kendali, karena TR1 dan TR2 tidak mampu membuat *relay* RL1 dan RL2 menjadi ON.

Tegangan Supply Relay

Relay bekerja pada tegangan 12 Volt. Jika tegangan diturunkan sampai 8.5 Volt, maka *relay* RL1 dan RL2 tidak bisa ON. Kondisi ini terjadi karena arus kolektor TR1 dan TR2 turun di bawah 39 mA, yaitu di bawah batas kerja *relay* untuk ON dari sebelumnya OFF.

Perubahan Suhu

Tabel 5 adalah hasil pengukuran atas perubahan suhu di sekitar rangkaian sebagai berikut: Kondisi I pengukuran pada lingkungan rangkaian bersuhu lebih tinggi dari suhu kamar. Kondisi ini dicapai dengan menyemprotkan udara panas dari sebuah *hair drier* ke papan percobaan rangkaian beberapa saat. Kondisi II adalah pengukuran pada suhu kamar atau kondisi normal. Kondisi III adalah pengukuran pada lingkungan bersuhu rendah. Suhu rendah dicapai dengan menempatkan potongan es batu di atas papan percobaan rangkaian yang telah dilapisi plastik. Pengukuran dilakukan untuk rangkaian yang berkaitan dengan RL1 saja, karena untuk RL2 rangkaiannya sama. Dari Tabel 5 terlihat *relay* RL1 tidak bisa bekerja untuk kondisi III atau suhu rendah.

Tabel 5. Pengaruh Suhu Ke Rangkaian

Kondisi pengukuran	V_{OH} (Volt)	Arus kolektor TR1 (mA)	Kejadian
I (panas)	3.6	62.30	<i>Relay</i> RL1 ON, normal
II (normal)	3.4	58.80	<i>Relay</i> RL1 ON, normal
III (dingin)	2.6	38.70	<i>Relay</i> RL1 OFF, tidak bisa ON

Dari percobaan dan pengukuran A, B, dan C di atas, terlihat hasil analisis rangkaian secara teoritis sesuai dengan hasil dari percobaan menggunakan rangkaian model pada papan percobaan. Turunnya nilai H_{FE} dan atau tegangan V_{OH} menjadi penyebab *relay* tidak bisa bekerja sehingga batang kendali gagal untuk dinaikkan.

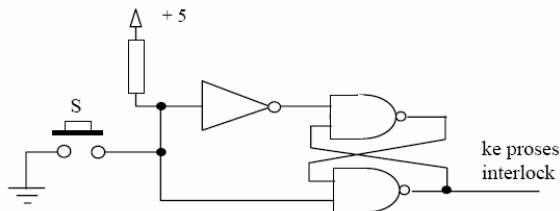
Jika dalam kondisi gagal tersebut (kondisi III), dioda D1 dan D2 pada Gambar 7 dihubung singkat, maka *relay* RL1 dan RL2 dapat bekerja. Hal ini dapat dipahami karena dengan D1 dan D2 dihubung singkat, maka arus *base* transistor akan menjadi lebih besar sehingga arus kolektornya mampu membuat *relay* menjadi ON. Tegangan *threshold* D1 dan D2 sebesar 0.7 Volt (jenis silicon) telah menambah beda potensial pada resistor 3K9,

berakibat arus *base* transistor menjadi lebih besar. D1 dan D2 digunakan untuk menaikkan *noise immunity* dari *base* transistor, tetapi berakibat bergesernya daerah kerja rangkaian menjadi kritis.

Interface Input

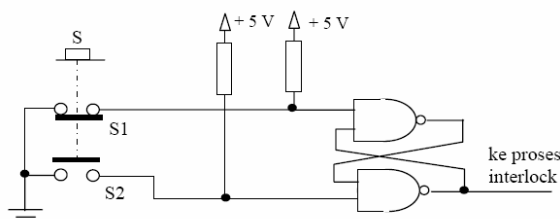
Rangkaian *interface input* berfungsi meneruskan perintah dari operator (langsung atau melalui komputer) untuk selanjutnya diproses untuk menaikkan atau menurunkan batang kendali. Dari rangkaian *interlock* tersebut terlihat bahwa telah dibuat rangkaian RS-FlipFlop menggunakan dua buah NAND gate untuk menghilangkan *contact bounce* seperti pada Gambar 10^[2]. Harapan dari rangkaian ini adalah bahwa penekanan *switch* S menjadi ON atau *close* tidak akan

menyebabkan adanya *bouncing*. Dapat dipastikan bahwa dari rangkaian *interface input* tersebut tidak mempunyai kontribusi atas kegagalan yang terjadi untuk mengaktifkan *relay*, tetapi akan dianalisis unjuk kerjanya.



Gambar 10. Rangkaian Penghilang *Contact Bounce Interface Input*

Merujuk ke Gambar 7 dan 10 maka analisis dilakukan sebagai berikut. Ketika power supply dihidupkan, maka pada saat itu *input* dari sistem dua NAND gate tersebut adalah $SR = 01$ dan $X_n Y_n$ akan menjadi $= 10$ sehingga rangkaian akan stabil pada state 10 dan memberikan nilai *output* $Z_2 = 0$. Jika switch S ditekan, maka *input* SR akan berubah menjadi 10, yang berakibat $X_n Y_n$ akan berubah dan akhirnya stabil menjadi 01, yang akan menghasilkan *output* $Z_2 = 1$. Jika switch S dalam penekanan tersebut terjadi *bouncing*, yang berarti terjadi perulangan logik 0101. Ini berakibat *input* SR juga akan berubah menjadi $11 \rightarrow 10 \rightarrow 01 \rightarrow 10 \rightarrow 01$ dan akan memberikan *input* $1 \rightarrow 0 \rightarrow 1 \rightarrow 0 \rightarrow 1$. Jadi rangkaian penghilang *bouncing* Gambar 10 tersebut tidak bekerja, artinya *bouncing* dari switch S tetap terjadi dan diteruskan ke rangkaian *interlock* untuk kemudian ke pengendali motor. Namun demikian *bouncing* tersebut tidak berpengaruh pada operasi batang kendali karena arus *bouncing* yang ditimbulkan terlalu kecil untuk dapat mengaktifkan *relay* penggerak motor.



Gambar 11. Rangkaian Penghilang *Contact Bounce Interface Input* Seharusnya.

Untuk mengaktifkan rangkaian penghilang *bouncing* dengan menggunakan dua

gerbang NAND gate tersebut, maka seharusnya rangkaian Gambar 10 harus dirubah menjadi seperti pada Gambar 11 dan akan bekerja sebagai berikut. Ketika power supply dihidupkan, maka pada saat itu *input* dari sistem dua NAND gate tersebut adalah $SR = 01$ dan $X_n Y_n$ akan menjadi $= 10$ sehingga rangkaian akan stabil pada state 10 dan memberikan nilai *output* $Z_2 = 0$. Jika switch S ditekan, maka *input* SR akan berubah menjadi 10, yang berakibat $X_n Y_n$ akan berubah dan akhirnya stabil menjadi 01, yang akan menghasilkan *output* $Z_2 = 1$. Jika switch S dalam penekanan tersebut terjadi *bouncing*, yang berarti terjadi perulangan logik 0101. hanya pada S2 dan ini berakibat *input* SR juga akan berubah menjadi $11 \rightarrow 10 \rightarrow 11 \rightarrow 10 \rightarrow 11$. Kondisi ini akan memberi *input* tetap 1 karena sistem tetap pada state 01 dengan *bouncing* tersebut. Jadi rangkaian penghilang *bouncing* tersebut dapat bekerja jika menggunakan rangkaian pada Gambar 11.

KESIMPULAN

Rangkaian *interface output* dari sistem logik *interlock* yang dianalisis terlihat bekerja di daerah kritis, yang berakibat jika H_{FE} dan atau V_{OH} (salah satu atau dua-duanya) bekerja pada nilai minimumnya, maka sistem interlock tersebut gagal atau tidak mampu mengaktifkan *relay* kendali motor. Penggeseran daerah kerja ke daerah aman harus dilakukan agar sistem dapat bekerja dengan baik.

Rangkaian penghilang *bouncing* pada *interface input* tidak bekerja, sehingga selama ini *bouncing* dari switch manual terus terjadi. Dari pengamatan selama operasi selama ini terlihat tidak ada keluhan akibat *bouncing* tersebut. Oleh karena itu sebenarnya rangkaian *bouncing* yang terpasang bisa dihilangkan dan diganti dengan rangkaian *low-pass filter* sederhana. Jika penghilang *bouncing* yang semula tetap ingin dipertahankan, maka rangkaian harus diganti seperti pada Gambar 11.

Rangkaian logik *interlock* tersebut disarankan untuk direvisi. Rangkaian penghapus *bouncing* diganti menggunakan rangkaian *lowpass filter* RC dan menggeser daerah kerja transistor pemicu *relay* sehingga pada posisi daerah kerja aman.

Pada rangkaian revisi perlu ditambahkan rangkaian deteksi kegagalan

kontak *relay*. Jika kontak *relay* aktif harus diyakinkan bahwa benar perintah tersebut berasal dari bagian *input* rangkaian. Isolasi rangkaian *interlock* ini dengan sistem lain, dari komputer misalnya sebaiknya dilakukan.

UCAPAN TERIMA KASIH

Penulis berterima kasih kepada saudara Syahrudin Yusuf, Muhammad Subchan, dan Nurhasan, dari Kelompok Instrumentasi Reaktor, Bidang Instrumentasi Reaktor dan Industri PRPN – BATAN, karena bekerja sama dengan mereka tulisan ini bisa terungkap.

DAFTAR PUSTAKA

1. General Atomics., “Triga Research Reactors”., <http://triga.ga.com/45years.html>
2. Tim upgrading Reaktor Kartini., 1993, ”Buku Petunjuk Operasi dan Perawatan Sistem Instrumentasi & Kendali Reaktor Kartini”, Badan Tenaga Atom Nasional., Yogyakarta.
3. Milman J dan Halkias CC., 1972, *Integrated Electronics: Analog and Digital Circuits and System.*, McGraw-Hill Kogakusha, Ltd., Tokyo.
4. Kostopoulos G K., 1975, *Digital Engineering.*, John Wiley.
5. Boca Semiconductor Corp., 2N3053., <http://www.ortodoxism.ro/datasheets/boca/2N3053A.pdf>
6. Nasional Semiconductor., 1976, ”TTL Databook”.